

(19) Japan Patent Office (JP) (12) Patent Disclosure Official (11) Patent Application Number
Bulletin (A) Kokai H11-143716

(43) Disclosure Date:
May 28, 1999

(51) Int. Cl. Identification Number F1
G 06 F 9/445 G 06 F 9/06 420 H

Examination Requested Yes	Number of Claims 4 OL (Total 5 Pages)
(21) Application Number Application H9-305758	(71) Applicant 000004237 Nippon Electric Co. Ltd. 7-1, Shiba 5-chome, Minato-ku, Tokyo
(22) Application Date: November 7, 1997	
	(72) Inventor TOYAMA, Noriko C/O Nippon Electric Co. Ltd. 7-1, Shiba 5-chome, Minato-ku, Tokyo
	(74) Agent KYOUMOTO, Naoki (and 2 others)

(54) TITLE OF INVENTION Data Processor

(57) Abstract

PROBLEM

Conventional EEPROM only supports data corresponding to specific loaders.

SOLUTION

EEPROM 12 stores an index part 121 which includes attributes of a data part 122 together with the data part 122. A loader of a data processor 1 loads the data part 122 onto EEPROM data storage part 131 in accordance with the load formats designated by the attributes in index part 121.

SCOPE OF PATENT CLAIMS

What is claimed is:

Claim 1

A data processor comprised of:

An EEPROM made up of a data part for storing data, and an index part for storing an index corresponding to the data part which includes attributes for said data;

An EEPROM analyzing part which analyzes the content of said index part; and

An EEPROM data controller which loads said data into RAM in accordance with said attributes as a result of said analysis.

Claim 2

A data processor as shown in Claim 1 wherein there are multiple said attributes for the same index.

Claim 3

A data processor as shown in Claim 1 wherein said attributes include the format of said data.

Claim 4

A data processor as shown in Claim 1 wherein said index contains a storage address for the data in said EEPROM.

DETAILED DESCRIPTION OF INVENTION

0001

TECHNICAL FIELD OF INVENTION

This invention relates to a data processor which has an EEPROM.

0002

PRIOR ART

Conventionally, in a data processor, a program is loaded from an EEPROM, but the EEPROM loader only supports a certain format. Furthermore, in publications such as Patent S57-203152, an information processor has a memory for loading the necessary program in ROM from an index, but the selected ROM contents are loaded to a specific region of the memory.

0003

PROBLEM TO BE RESOLVED BY INVENTION

A conventional information processor has a problem in that only data which conforms to the specific loader is supported, so data of multiple formats cannot be stored in the EEPROM, and the data storage location in the EEPROM is fixed.

0004

MEANS TO RESOLVE PROBLEM

The data processor of this invention is comprised of: an EEPROM made up of a data part for storing data, and an index part for storing an index corresponding to the data part which includes

attributes for said data; An EEPROM analyzing part which analyzes the content of said index part; and an EEPROM data controller which loads said data into RAM in accordance with said attributes as a result of said analysis.

0005

IMPLEMENTATION FORM OF INVENTION

As shown in Drawing 1, a data processor 1 of a No. 1 preferred embodiment of this invention contains an EEPROM 12, a RAM 13, and a program controller 11 comprised of an EEPROM index analyzing part 111 and an EEPROM data controller part 112. The EEPROM 12 includes data part 112 and index part 121 which includes the data information in the EEPROM, and the RAM 13 includes a EEPROM data storage part 131 which stores the data of EEPROM 12.

0006

Drawing 2 shows the status of index part 121 (21a ~ 21n) and data part 122 (22a ~ 22n) as well as the details of each index part 21a ~ 21n for the case where data A through data N are stored in EEPROM 12. Each index 21a ~ 21n is comprised of an index name 23a ~ 23n, an EEPROM internal start address 24a ~ 24n, an EEPROM internal data length 25a ~ 25n, attributes 26a ~ 26n, and RAM start address 27a ~ 27n.

0007

Next, the function of this preferred embodiment will be described following the flowchart of Drawing 3.

0008

An EEPROM index analyzing part 111 of a program controller part 11 reads the index part 121 of EEPROM 12 in order of 21a ~ 21n (3b), successively checks attributes 26a ~ 26n (3c ~ 3e), and EEPROM data controller 112 copies the data part 122 (22a ~ 22n) on EEPROM 12 from data start address 27a ~ 27n to the EEPROM data storage part 131 of RAM 12 in the case where attributes 26a ~ 26n are copies (3f), deploys data part 112 on EEPROM 12 to EEPROM data storage part 131 of RAM 13 in ELF format in the case where attributes are loaded in ELF format (3g), and deploys data part 122 on EEPROM to the EEPROM data storage part 131 of RAM 13 in COFF format in the case where the attributes are loaded in COFF format (3h).

0009

With reference to Drawing 4, the data processor 4 of the No. 2 preferred embodiment of this invention is comprised of an EEPROM 42, a RAM 43, and a program controller 41 which is comprised of an EEPROM index analyzing part 411 and an EEPROM data controller 412. EEPROM 42 is comprised of data part 422 and index part 421 which includes EEPROM internal data information, and RAM 43 consists of EEPROM data storage part 431 which stores the data of EEPROM 42 and EEPROM data deployment part 432 which temporarily stores the EEPROM data. In other words, EEPROM data deployment part 432 has been added to the No. 1 preferred embodiment shown in Drawing 2.

0010

Drawing 5 shows the details of data part 422 (52a ~ 52n) and index part 421 (51a ~ 51n) for the case where data A through data N are stored in EEPROM 42. Each index part 51a ~ 51n is made

up of index names 53a ~ 53n, EEPROM internal start addresses 54a ~ 54n, EEPROM internal data length 55a ~ 55n, No. 1 attributes 56a ~ 56n, No. 2 attributes 57a ~ 57n, and RAM start addresses 58a ~ 58n. In other words, No. 2 attributes 57a ~ 57n have been added to the details of index part 121 shown in Drawing 2.

0011

Next, the function of this preferred embodiment will be described following the flowchart of Drawing 6. The EEPROM index analyzing part 411 of program controller 411 successively reads index part 421 of EEPROM 42 in order of 51a ~ 51n (6b), successively checks No. 2 attributes 57a ~ 57n (6c ~ 6e), and if No. 2 attributes 57a ~ 57n are run length codes, recovers the data part 422 (52a ~ 52n) on EEPROM 42 from run length code, and stores said data part in the EEPROM data deployment part 432 of RAM 43 (6i). Furthermore, if No. 2 attributes 57a ~ 57n are in Huffmann code, the data part 422 on EEPROM 42 is recovered from Huffmann code, and stored in EEPROM data deployment part 432 of RAM 43 (6j). In all other cases, the data part 422 of EEPROM 42 is copied to the EEPROM data deployment part 432 of RAM 43 (6e).

0012

Next, in the case where No. 1 attributes 56a ~ 56n is copied, the data of EEPROM data deployment part 432 of RAM 43 is copied to the EEPROM data storage part 431 at the RAM start address 58a ~ 58n (6k), and in the case where No. 1 attribute 56a ~ 56n are loaded in ELF format, the data on the EEPROM data deployment part 432 of RAM 43 is deployed to EEPROM data storage part 431 in ELF format (6l), and when the No. 1 attribute 56a ~ 56n is loaded in COFF format, the data on EEPROM data deployment part 432 of RAM 43 is deployed to EEPROM data storage part 431 of RAM in COFF format (6m).

0013

EFFECT OF INVENTION

With this invention, multiple formats of data are able to be stored in EEPROM by storing in EEPROM an index part which contains attribute information in addition to a data part. Furthermore, because the EEPROM internal address and length data is included in this index part, it is possible to have freedom in the data storage location in the EEPROM.

SIMPLE DESCRIPTION OF DRAWINGS

Drawing 1

A component diagram showing the No. 1 preferred embodiment of this invention.

Drawing 2

A drawing showing an example of an EEPROM format for the preferred embodiment shown in Drawing 1.

Drawing 3

A flowchart drawing for describing the function of the preferred embodiment shown in Drawing 1.

Drawing 4

A component diagram showing the No. 2 preferred embodiment of this invention.

Drawing 5

A drawing showing an example of an EEPROM format for the preferred embodiment shown in Drawing 4.

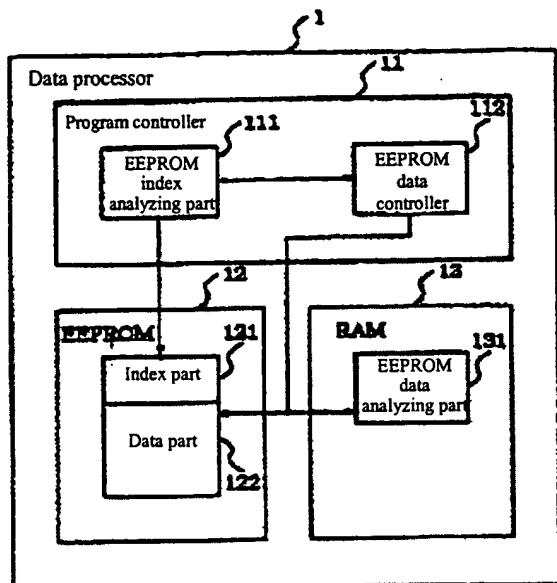
Drawing 6

A flowchart drawing for describing the function of the preferred embodiment shown in Drawing 4.

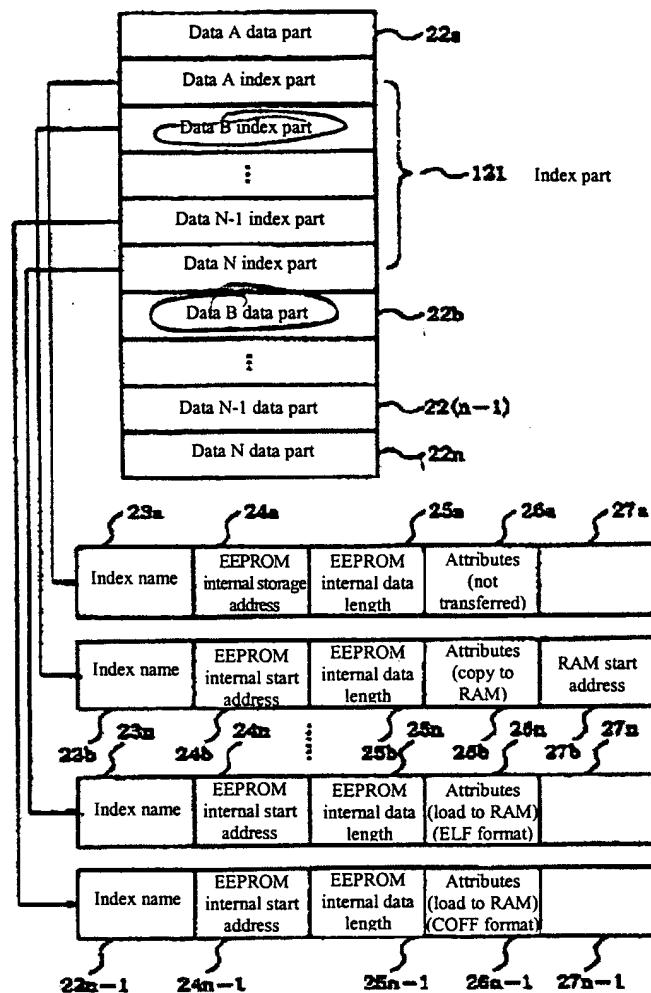
DESCRIPTION OF FLAGS

1	data processor
11	program controller
111	EEPROM index analyzing part
112	EEPROM data controller
12	EEPROM
121	index part
122	data part
13	RAM
131	EEPROM data storage part
21a ~ 21n	data A ~ data N index part
22a ~ 22n	data A ~ data N data part
23a ~ 23n	index names
24a ~ 24n	EEPROM internal start address
25a ~ 25n	EEPROM internal data length
26a ~ 26n	attributes
27a ~ 27n	RAM start address
4	data processor
41	program controller
411	EEPROM index analyzing part
412	EEPROM data controller
42	EEPROM
421	index part
422	data part
43	RAM
431	EEPROM data storage part
432	EEPROM data deployment part
51a ~ 51n	data A ~ data N index part
52a ~ 52n	data A ~ data N data part
53a ~ 53n	index names
54a ~ 54n	EEPROM internal start address
55a ~ 55n	EEPROM internal data length
56a ~ 56n	No. 1 attributes
57a ~ 57n	No. 2 attributes
58a ~ 58n	RAM start address

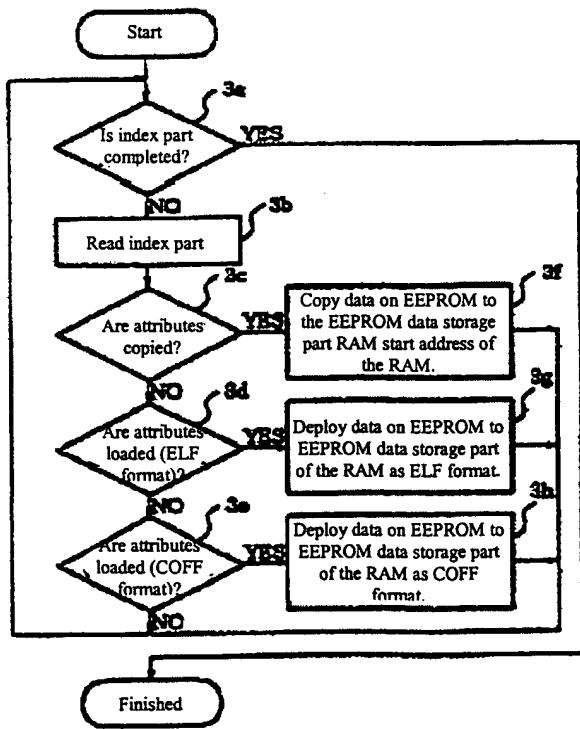
[Drawing 1]



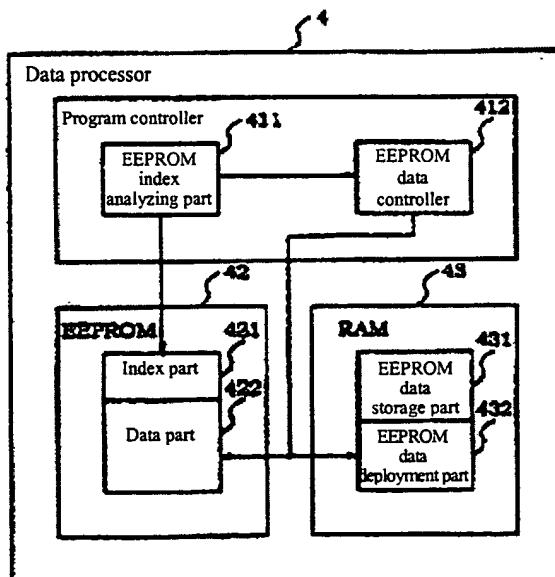
[Drawing 2]



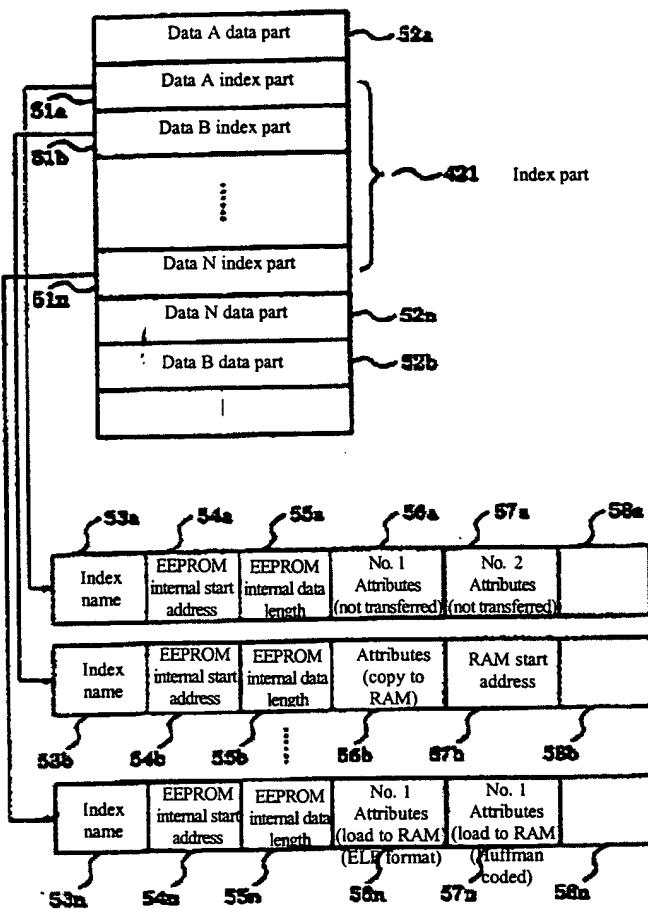
[Drawing 3]



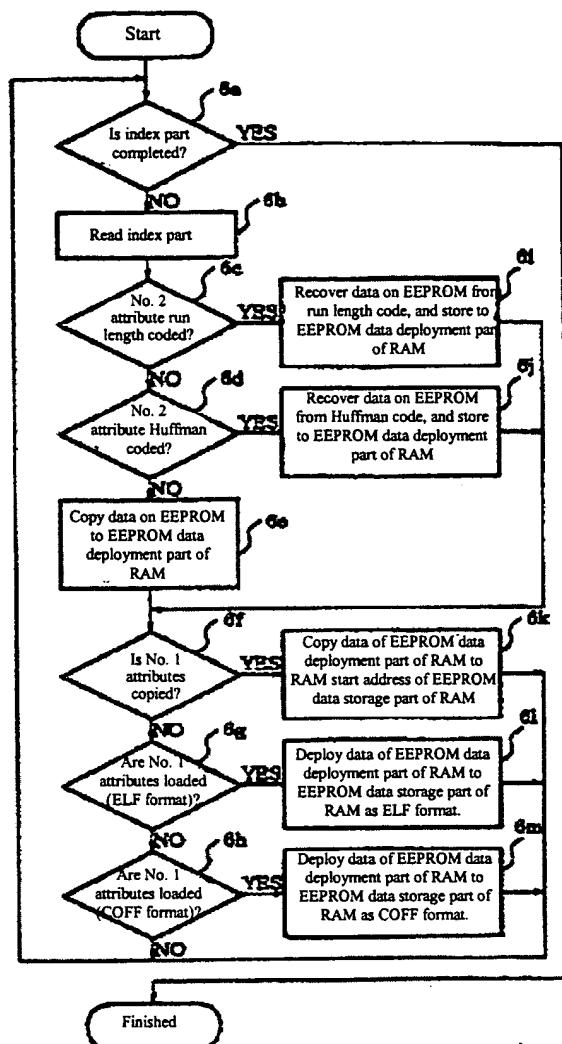
[Drawing 4]



[Drawing 5]



[Drawing 6]





PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11143716 A

(43) Date of publication of application: 28.05.99

(51) Int. Cl G06F 9/445

(21) Application number: 09305758

(71) Applicant NEC CORP

(22) Date of filing: 07.11.97

(72) Inventor: TOYAMA NORIKO

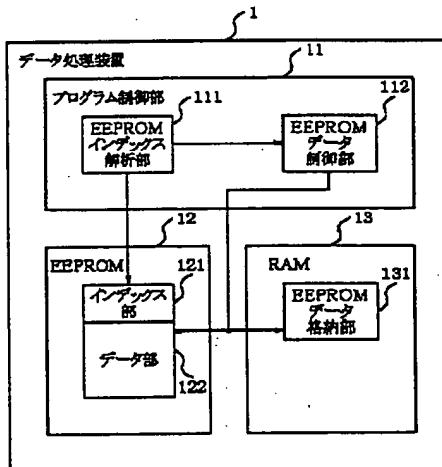
(54) DATA PROCESSOR

(57) Abstract:

PROBLEM TO BE SOLVED: To store data of plural formats in an EEPROM by storing an index part that has attribute information together with a data part in the EEPROM.

SOLUTION: This data processor 1 is provided with a program controlling part 11 which includes an EEPROM index analyzing part 111 and an EEPROM data controlling part 112, an EEPROM 12 and a RAM 13. The EEPROM 12 includes an index part 121 which includes data information in the EEPROM and a data part 122 and the RAM 13 includes an EEPROM data storing part 131 that stores data of the EEPROM 12. Then, the part 121 that includes an attribute of the part 122 is stored together with the part 122 on the EEPROM 12. A loader of the processor 1 loads the part 122 to the part 131 according to a load format which is designated by an attribute in the part 121.

COPYRIGHT: (C)1999,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-143716

(43)公開日 平成11年(1999)5月28日

(51)Int.Cl.^{*}
G 0 6 F 9/445

識別記号

F I
G 0 6 F 9/06 4 2 0 H

審査請求 有 請求項の数4 O.L (全5頁)

(21)出願番号 特願平9-305758
(22)出願日 平成9年(1997)11月7日

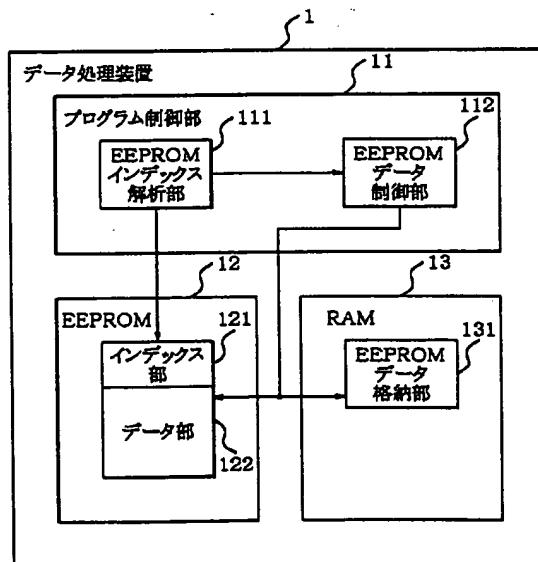
(71)出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 遠山 典子
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 データ処理装置

(57)【要約】

【課題】従来のEEPROMでは、特定のローダに対応したデータのみしかサポートしていない。

【解決手段】EEPROM12に、データ部122とともに、データ部122の属性を含むインデックス部121を記憶する。データ処理装置1のローダは、インデックス部121内の属性により指定されるロード形式に従って、データ部122をEEPROMデータ格納部131にロードする。



【特許請求の範囲】

【請求項1】 データを格納するデータ部と、該データの属性を含むデータ部対応のインデックスを格納するインデックス部とから成るEEPROMと、前記インデックス部の内容を解析するEEPROM解析部と、

前記解析の結果により、前記属性に応じて前記データをRAMにロードするEEPROMデータ制御部とを有することを特徴とするデータ処理装置。

【請求項2】 前記属性は、同一インデックスについて複数個であることを特徴とする請求項1記載のデータ処理装置。

【請求項3】 前記属性は、当該データの形式を含むことを特徴とする請求項1記載のデータ処理装置。

【請求項4】 前記インデックスは、前記EEPROM内における当該データの格納アドレスを含むことを特徴とする請求項1記載のデータ処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、EEPROMを有するデータ処理装置に関する。

【0002】

【従来の技術】 データ処理装置においては、従来よりEEPROMよりプログラムをロードしておくことが行われてきたが、EEPROMのローダは特定の形式しかサポートしていない。また、特開昭57-203152等の公報には、インデックスから必要なROM内のプログラムをロードさせるよう情報処理装置についての記載はあるが、選択されたROMの内容をメモリの所定領域にロードすることを特徴とするものである。

【0003】

【発明が解決しようとする課題】 この従来の情報処理装置では、特定のローダに対応したデータのみしかサポートしていないため、複数の形式のデータをEEPROMに格納することが不可能であり、また、EEPROM内のデータ格納位置も固定されているという問題点があった。

【0004】

【課題を解決するための手段】 本発明のデータ処理装置は、データを格納するデータ部と、該データの属性を含むデータ部対応のインデックスを格納するインデックス部とから成るEEPROMと、前記インデックス部の内容を解析するEEPROM解析部と、前記解析の結果により、前記属性に応じて前記データをRAMにロードするEEPROMデータ制御部とを有することを特徴とする。

【0005】

【発明の実施の形態】 図1を参照すると、本発明の第1の実施例のデータ処理装置1は、EEPROMインデックス解析部111とEEPROMデータ制御部112と

を含むプログラム制御部11と、EEPROM12と、RAM13とを有する。EEPROM12は、EEPROM内部のデータの情報を含むインデックス部121と、データ部122とを含み、RAM13は、EEPROM12のデータを格納するEEPROMデータ格納部131を含む。

【0006】 図2は、EEPROM12にデータAからデータNまでが格納されている場合のインデックス部121(21aから21n)と、データ部122(22aから22n)の様子および各インデックス部21a～21nの詳細を示す。各インデックス部21a～21nは、インデックス名23a～23n、EEPROM内開始アドレス24a～24n、EEPROM内データ長25a～25n、属性26a～26nおよびRAM開始アドレス27a～27nから成る。

【0007】 次に、図3のフローチャートに沿って本実施例の動作について説明する。

【0008】 プログラム制御部111は、EEPROM12のインデックス部121を21a～21nの順に読み込み(3b)、属性26a～26nを順次チェックし(3c～3e)、EEPROMデータ制御部112は、属性26a～26nがコピーの場合は、EEPROM12上のデータ部122(22a～22n)をRAM13のデータ開始アドレス27a～27nからRAM12のEEPROMデータ格納部131へコピー(3f)し、属性がELF形式でロードの場合は、EEPROM12上のデータ部122をELF形式としてRAM13のEEPROMデータ格納部131へ展開し(3g)、属性がCOFF形式でロードの場合は、EEPROM12上のデータ部122をCOFF形式としてRAM13のEEPROMデータ格納部131へ展開する(3h)。

【0009】 次に、図4を参照すると、本発明の第2実施例のデータ処理装置4は、EEPROMインデックス解析部411とEEPROMデータ制御部412とを含むプログラム制御部41と、EEPROM42と、RAM43とを有する。EEPROM42は、EEPROM内部のデータの情報を含むインデックス部421と、データ部422とを含み、RAM43は、EEPROM42のデータを格納するEEPROMデータ格納部431と、EEPROMのデータを一時的に格納するEEPROMデータ展開部432とを含む。即ち、図2に示した第1の実施例に対して、EEPROMデータ展開部432が付加されていることになる。

【0010】 図5は、EEPROM42にデータAからデータNまでが格納されている場合のインデックス部421(51a～51n)と、データ部422(52a～52n)の詳細を示す。各インデックス部51a～51nは、インデックス名53a～53n、EEPROM内開始アドレス54a～54n、EEPROM内データ長

55a～55n, 第1属性56a～56n, 第2属性57a～57nおよびRAM開始アドレス58a～58nから成る。即ち、図2に示したインデックス部121の詳細に対して、第2属性57a～57nが付加されることになる。

【0011】次に、図6のフローチャートに沿って本実例の動作について説明する。プログラム制御部411は、EEPROM42のインデックス部421を51a～51nの順に読み込み(6b)、第2属性57a～57nを順次チェックし(6c～6e)、第2属性57a～57nがランレンジス符号の場合は、EEPROM42上のデータ部422(52a～52n)をランレンジス符号から復元し、RAM43のEEPROMデータ展開部432に格納する(6i)。また、第2属性57a～57nがハフマン符号の場合は、EEPROM42上のデータ部422をハフマン符号から復元し、RAM43のEEPROMデータ展開部432に格納する(6j)。それ以外の場合には、EEPROM42上のデータ部422を、RAM43のEEPROMデータ展開部432にコピーする(6e)。

【0012】次に、第1属性56a～56nがコピーの場合は、RAM43のEEPROMデータ展開部432上のデータをRAMのRAM開始アドレス58a～58nのEEPROMデータ格納部431へコピー(6k)し、また、第1属性56a～56nがELF形式でロードの場合は、RAM43のEEPROMデータ展開部432上のデータをELF形式としてRAMのEEPROMデータ格納部431へ展開し(6l)、また、第1属性56a～56nがCOFF形式でロードの場合は、RAM43のEEPROMデータ展開部432上のデータをCOFF形式としてRAMのEEPROMデータ格納部431へ展開する(6m)。

【0013】

【発明の効果】本発明によれば、EEPROMに、データ部とともに、属性情報をもつインデックス部を記憶することにより、複数の形式のデータをEEPROMに格納することが可能となる。また、このインデックス部にEEPROM内のアドレスやレンジス長を含ませることによりEEPROM内のデータ格納位置に自由度をもたせることが可能になるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例を表す構成図である。
【図2】図1に示した実施例におけるEEPROM形式例を示す図である。

【図3】図1に示した実施例の動作を説明するためのフローチャート図である。

【図4】本発明の第2の実施例を表す構成図である。

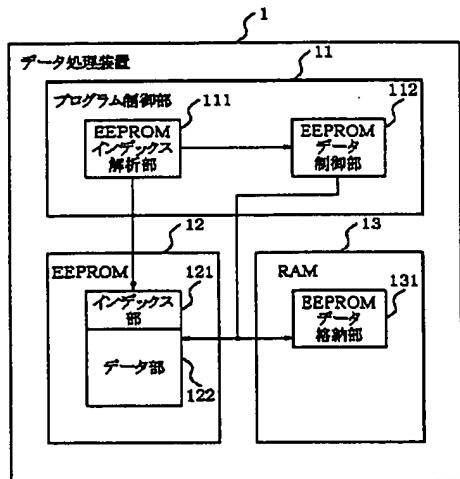
【図5】図4に示した実施例におけるEEPROM形式例を示す図である。

【図6】図4に示した実施例の動作を説明するためのフローチャート図である。

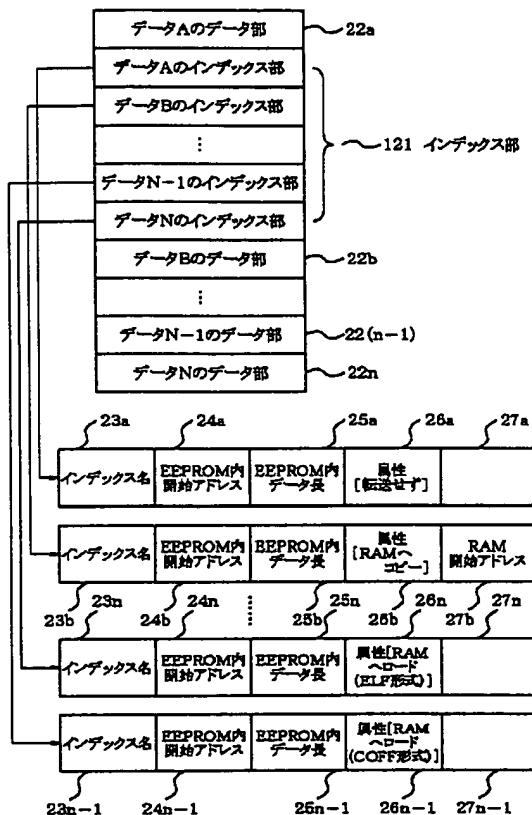
【符号の説明】

1	データ処理装置
1 1	プログラム制御部
1 1 1	EEPROMインデックス解析部
1 1 2	EEPROMデータ制御部
1 2	EEPROM
1 2 1	インデックス部
1 2 2	データ部
1 3	RAM
1 3 1	EEPROMデータ格納部
2 1 a～2 1 n	データA～データNのインデックス部
2 2 a～2 2 n	データA～データNのデータ部
2 3 a～2 3 n	インデックス名
2 4 a～2 4 n	EEPROM内の開始アドレス
2 5 a～2 5 n	EEPROM内のデータ長
2 6 a～2 6 n	属性
2 7 a～2 7 n	RAM開始アドレス
4	データ処理装置
4 1	プログラム制御部
4 1 1	EEPROMインデックス解析部
4 1 2	EEPROMデータ制御部
4 2	EEPROM
4 2 1	インデックス部
4 2 2	データ部
4 3	RAM
4 3 1	EEPROMデータ格納部
4 3 2	EEPROMデータ展開部
5 1 a～5 1 n	データA～データNのインデックス部
5 2 a～5 2 n	データA～データNのデータ部
5 3 a～5 3 n	インデックス名
5 4 a～5 4 n	EEPROM内の開始アドレス
5 5 a～5 5 n	EEPROM内のデータ長
5 6 a～5 6 n	第1属性
5 7 a～5 7 n	第2属性
5 8 a～5 8 n	RAM開始アドレス

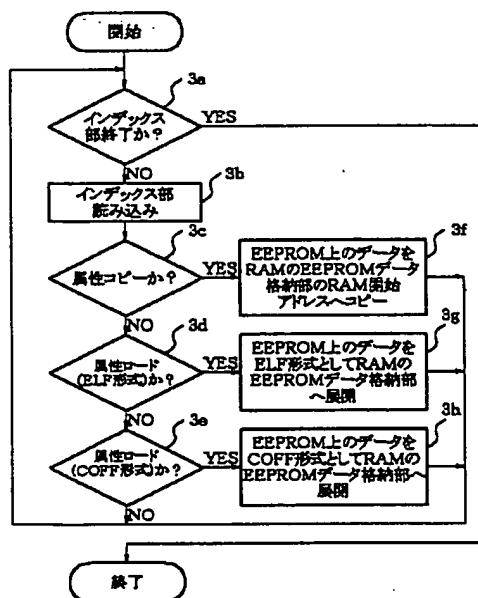
【図1】



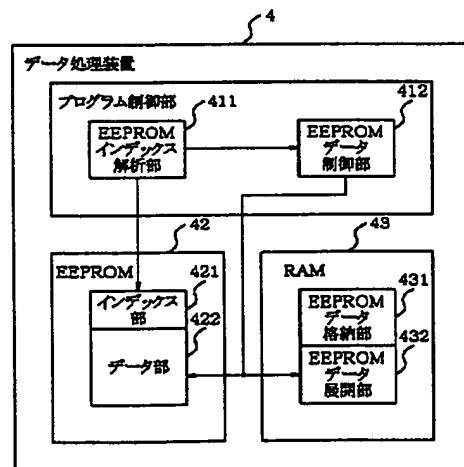
【図2】



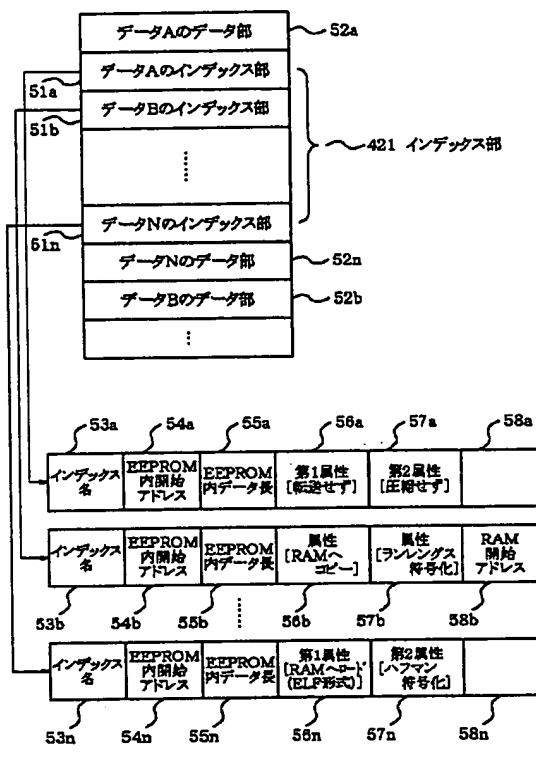
【図3】



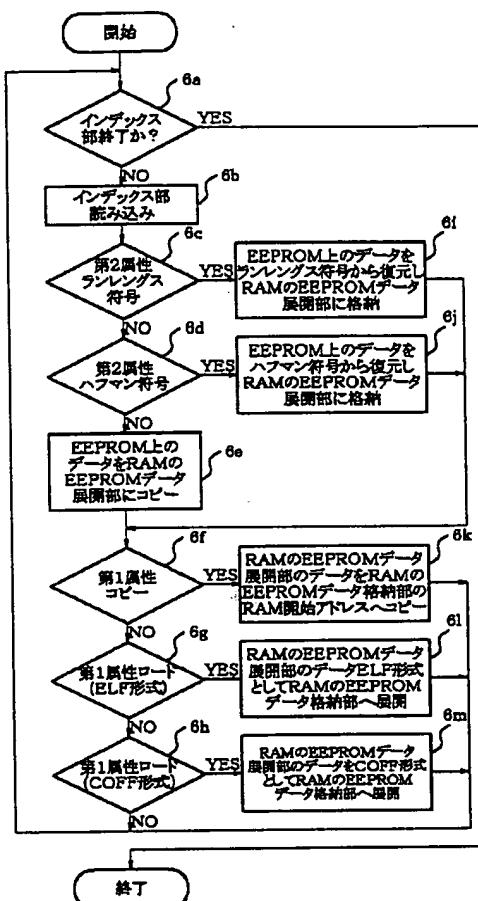
【図4】



【図5】



【図6】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.